

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-171535
(43)Date of publication of application : 23.06.2000

(51)Int.Cl. G01R 33/02
G01N 27/72

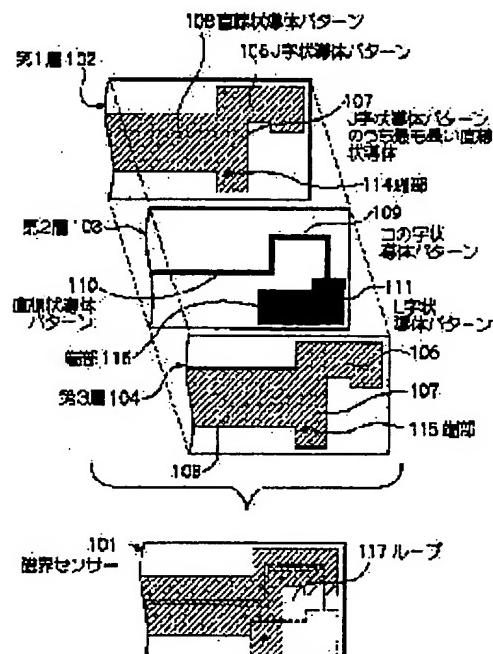
(21)Application number : 10-345772 (71)Applicant : NEC CORP
(22)Date of filing : 04.12.1998 (72)Inventor : TAMAOKI NAOYA
MASUDA NORIO
YAMAGUCHI MASAHIRO
ARAI KENICHI

(54) MAGNETIC FIELD SENSOR

(57) Abstract:

PROBLEM TO BE SOLVED: To obtain a magnetic field sensor which can be miniaturized easily, by which a high-frequency magnetic field in a GHz band is detected with high spatial resolution and which suppress an induced voltage due to an electric field.

SOLUTION: This magnetic field sensor 101 is composed of a first layer 102, a second layer 103 and a third layer 104. The first layer 102 is a layer in which a linear conductor pattern 108 is arranged vertically in the middle point of a longest linear conductor 107 in a J-shaped conductor pattern 106. The third layer 104 comprises a conductor pattern which is the same as the first layer 102. The second layer 103 is a layer in which a scoop-shaped conductor pattern along the width center of conductor patterns in the first layer 102 and the third layer 104 and an L-shaped conductor pattern 111 used to form a loop 117 so as to face the bent part of the J-shaped conductor pattern 106 are arranged. One end of the L-shaped conductor pattern 111 is connected to the scoop-shaped conductor pattern, and the other end is connected to the end part 114 and the end part 115 of the linear conductors 107 in the J-shaped conductor patterns 106 in the first layer 102 and the third layer 104.



LEGAL STATUS

[Date of request for examination] 04.12.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3102420

[Date of registration] 25.08.2000

[Number of appeal against examiner's decision of rejection]

[REDACTED] Requesting appeal
rejection]

Copyright (C) 1998-2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-171535

(P2000-171535A)

(43) 公開日 平成12年6月23日 (2000.6.23)

(51) Int.Cl.⁷

G 01 R 33/02
G 01 N 27/72

識別記号

F I

G 01 R 33/02
G 01 N 27/72

マーク(参考)
B 2 G 01 T
2 G 05 3

審査請求 有 請求項の数3 OL (全 6 頁)

(21) 出願番号 特願平10-345772

(22) 出願日 平成10年12月4日 (1998.12.4)

特許法第30条第1項適用申請有り 1998年9月20日 社団法人日本応用磁気学会発行の「第22回日本応用磁気学会学術講演概要集」に発表

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 玉置 尚哉

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 増田 則夫

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 山口 正洋

宮城県仙台市青葉区大手町10-15-303

(74) 代理人 100100893

弁理士 渡辺 勝 (外3名)

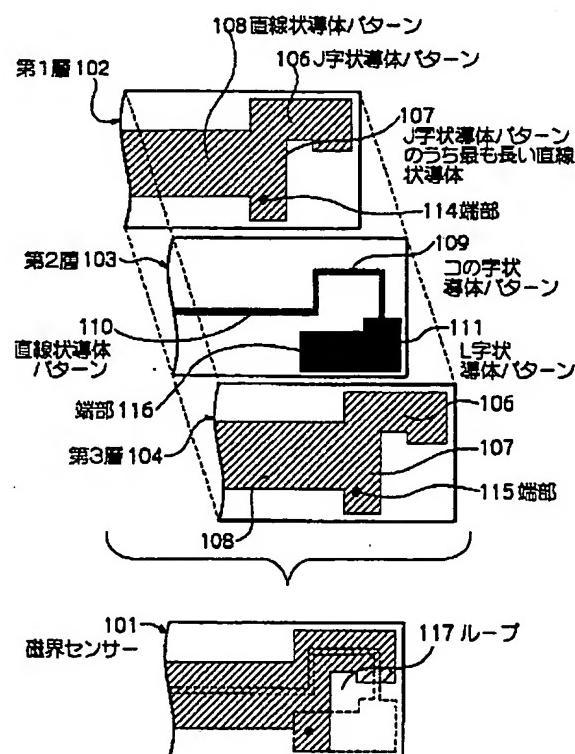
最終頁に続く

(54) 【発明の名称】 磁界センサ

(57) 【要約】

【課題】 小型化が容易でG Hz帯域の高周波磁界を高い空間分解能で検出し、電界による誘起電圧を抑制した磁界センサを提供する。

【解決手段】 磁界センサ101は1層102、第2層103、第3層104からなる。第1層102は直線状導体パターン108をJ字状導体パターン106の最長の直線状導体107の中点に垂直に配した層である。第3層104は第1層102と同一の導体パターンを有する。第2層103は、第1層102及び第3層104の導体パターンの幅中心に沿って柄杓型導体パターンと、J字状導体パターン106の屈曲部と向かい合ってループ117を形成するようなL字状導体パターン111とを配した層である。L字状導体パターン111の一端は前記柄杓型導体パターンに繋がり、その他端116は第1層102及び第3層104のJ字導体パターン106の直線状導体107の端部114及び115に接続されている。



【特許請求の範囲】

【請求項1】 第1層、第2層、第3層を層間に絶縁層を介して順次積層して構成された磁界センサであって、前記第1層は、J字状導体パターンと、該J字状導体パターンを形成する最長の直線状導体の中点より前記J字状導体パターンの屈曲部側とは反対の方向に前記最長の直線状導体に対して垂直に配置され、断面形状がほぼ直方形で一定幅の直線状導体パターンとを有し、前記第3層は前記第1層と同じ導体パターンを有し、前記第2層は、前記J字状導体パターンと前記直線状導体パターンとからなる前記第1層及び第3層の導体パターンの幅中心に沿うように配置された前記第1層及び第3層の導体パターンより細い一定幅の柄杓型導体パターンと、前記J字状導体パターンと向かい合ってループを形成するように配置された前記J字状導体パターンとほぼ同じ導体幅のL字状導体パターンとを有し、前記L字状導体パターンの一端が前記柄杓型導体パターンと繋がり、前記L字状導体パターンの他端が、前記第1層及び第3層のJ字状導体パターンの前記最長の直線状導体における前記屈曲部とは反対側の端部に接続されており、

前記J字状導体パターンと前記L字状導体パターンの平面上への投影形状が前記直線状導体パターンの中心線に対して対称形となり、

前記第2層の導体パターンと前記第1層及び第3層の導体パターンの間に接続された負荷に発生した電圧を検出し、磁界出力とすることを特徴とする磁界センサ。 .

【請求項2】 前記第2層の導体パターンはその両側の前記第1層及び第3層の導体パターンとともに3層構造のストリップ線路を構成しており、該ストリップ線路の特性インピーダンスが前記磁界出力を取り出すために用いられる測定系の特性インピーダンスと一致させてあることを特徴とする請求項1に記載の磁界センサ。

【請求項3】 前記ストリップ線路の特性インピーダンスを50オームとした請求項2に記載の磁界センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、磁界発生源からの磁界を測定するための磁界センサに関する。

【0002】

【従来の技術】 従来の磁界センサとして、セミリジット同軸ケーブルを加工したシールディループ磁界センサが広く用いられている。この磁界センサは電界シールド特性に優れている。図5に示すようにセミリジット同軸ケーブル31をループ形状にし、この同軸ケーブル31のループ終端32は同軸ケーブル31のループ始端37に短絡させたり、もしくは無反射の終端にされている。また最下部は、中心導体33のみを残して空隙34を設け、その空隙34のループ終端32側の部分35において中心導体33と外側導体を短絡した構造である。この

シールディループ磁界センサを磁場中に配置すると、ファラデーの法則によりループ面36を鎖交する磁界の時間変化に応じた電圧が検出磁界出力として得られる。

【0003】

【発明が解決しようとする課題】 従来の磁界センサによって被測定磁界発生源による磁界を測定しようとする際に、その近傍に別の磁界発生源がある場合、または周囲ノイズが多い場合には、磁界センサを小型化して空間的な分解能を高めて、目的とする磁界発生源による磁界のみを測定できるようにする必要があるが、構造上小型化に限界がある。

【0004】 小型化による問題として、磁界センサを形成するセミリジット同軸ケーブルの中心導体の断線や絶縁体の変形による特性低下が発生する。そして小型化できないため、自己インダクタンス（磁界センサの小型化により抑制可能）や自己共振の問題により測定周波数帯域の上限が1GHz程度と制限されていて、例えばLSIやMMICの近傍における高い周波数成分を持つクロック信号などによる磁界を正確に測定することは困難であった。さらに、シールディループ磁界センサを小型化しようとする試みは見られなかった。

【0005】 また、従来のセミリジット同軸ケーブルを用いた磁界センサは、主に手作業で加工されるため製作精度は低く、量産化に向いていないという欠点もある。

【0006】 そこで本発明の目的は、上記従来技術の欠点に鑑み、小型化が容易でGHz帯域の高周波磁界を高い空間分解能で検出し、電界による誘起電圧を抑制した磁界センサを提供することにある。

【0007】

【発明を解決するための手段】 上記目的を達成するための本発明は、第1層、第2層、第3層を層間に絶縁層を介して順次積層して構成された磁界センサであって、前記第1層は、J字状導体パターンと、該J字状導体パターンを形成する最長の直線状導体の中点より前記J字状導体パターンの屈曲部側とは反対の方向に前記最長の直線状導体に対して垂直に配置され、断面形状がほぼ直方形で一定幅の直線状導体パターンとを有し、前記第3層は前記第1層と同じ導体パターンを有し、前記第2層は、前記J字状導体パターンと前記直線状導体パターンとからなる前記第1層及び第3層の導体パターンの幅中心に沿うように配置された前記第1層及び第3層の導体パターンより細い一定幅の柄杓型導体パターンと、前記J字状導体パターンと向かい合ってループを形成するように配置された前記J字状導体パターンとほぼ同じ導体幅のL字状導体パターンとを有し、前記L字状導体パターンの一端が前記柄杓型導体パターンと繋がり、前記L字状導体パターンの他端が、前記第1層及び第3層のJ字状導体パターンの前記最長の直線状導体における前記屈曲部とは反対側の端部に接続されており、前記J字状導体パターンと前記L字状導体パターンの平面上への投

影形状が前記直線状導体パターンの中心線に対して対称形となり、前記第2層の導体パターンと前記第1層及び第3層の導体パターンの間に接続された負荷に発生した電圧を検出し、磁界出力とすることを特徴とする。

【0008】上記の磁界センサでは、前記第2層の導体パターンはその両側の前記第1層及び第3層の導体パターンとともに3層構造のストリップ線路を構成しており、該ストリップ線路の特性インピーダンスが前記磁界出力を取り出すために用いられる測定系の特性インピーダンス(例えば50オーム)と一致させてある。

【0009】(作用)本発明の磁界センサは、3層構造のストリップ線路により形成されるループに磁界を鎖交させることによって、その磁界の時間変化に応じて発生する電圧を検出磁界出力として取り出すことができる。本発明の磁界センサは積層構造であるため半導体プロセスにより製作することが可能であり、容易に小型化、かつ高精度に製作することができ、GHz帯の高周波磁界を高い空間分解能で測定することができる。また、電界による誘起電圧を抑制するための基本構造として周知のシールディドループ構造であるため、信頼性の高い磁界測定が可能である。

【0010】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0011】図1は本発明による磁界センサの一つの実施の形態を示す図であり、磁界センサー101を各導体パターン層に分けて示した図である。また、図2の(a)、(b)、(c)はそれぞれ磁界センサを構成する第1層102、第2層103、第3層104の導体パターンの上面図で、(d)は(a)～(c)の第1層102から第3層104を重ね合せた磁界センサ101の投影図である。また、図3の(a)～(e)はそれぞれ図2(d)における～～～の各点線で切った部分の断面図で、図4の(a)～(d)はそれぞれ図2(d)における～～～の各点線で切った部分の断面図である。

【0012】図1から図4で示す形態の磁界センサ101は3層構造のストリップ線路を用いた構造であり、グランド(GND)となる外側導体を設けた第1層102及び第3層104と、これらの間に配置され、信号線となる中心導体を設けた第2層103とから基本的に構成される。

【0013】第1層102は、3つの直線状導体から成るほぼJ字状導体パターン106と、断面形状がほぼ直方形で一定幅の直線状導体パターン108とを有する。直線状導体パターン108は、J字状導体パターン106を形成する最も長い直線状導体107の中点よりJ字状導体パターン106の屈曲部側とは反対の方向へ直線状導体107に対して垂直に配置されている。

【0014】第3層104は、第1層102と同一の導体パターンを有する。

【0015】第2層103は、コの字状導体パターン109と直線状導体パターン110とからなる一定幅の柄杓型導体パターンと、直線状導体パターン110が接続されないコの字状導体パターン109の一端に連続して配置されたL字状導体パターン111とを有する。前記柄杓型導体パターンは、第1層102及び第3層104の導体パターンより細い導体パターンであって、J字状導体パターン106の屈曲部と直線状導体パターン108との各々の幅中心に沿って配置される。またL字状導体パターン111は、第1層102及び第3層104のJ字状導体パターン106とほぼ同じ導体幅であって、第1層102及び第3層104と重ね合せた際にJ字状導体パターン106の屈曲部と向かい合ってループ117を形成する。

【0016】第1層102及び第3層104のJ字導体パターン106の直線状導体107の端部114及び115には、第2層103のL字状導体パターン111においてコの字状導体パターン109と接続しないもう一方の端部116が電気的に接続されている。

【0017】図2(d)に示すように、第1層102から第3層104を重ね合せた際の導体パターンの外形112は、磁界センサ101の中心線113に対して左右対称となる。

【0018】また、図3及び図4に示したように、各層はシリコン基板またはガラス基板上にスペッタリングによって積層される。各層のパターンは、例えばA1層やTi/Cu/Tiの層をマスキング後にウェットエッチングまたはドライエッチングにより形成される。そして、各層は絶縁層(SiO₂)を介して積層される。このように本発明の磁界センサは半導体プロセス技術を用いて作製される。

【0019】第1層102から第3層104は、同じ厚みで同じ材料(例えば、SiO₂)の絶縁層118を介して積層されている。

【0020】導体パターンの幅としては第1層102及び第3層104の直線状導体パターン108が最も太く、次いで第1層102及び第3層104のJ字導体パターン106と第2層103のL字状導体パターン111が太く、そして第2層103のコの字状導体パターン109及び直線状導体パターン110が最も細くなっている。

【0021】各層の導体パターンの断面形状はほぼ長方形となっている。

【0022】次に、図1に基づき、本発明による磁気センサの動作について説明する。

【0023】磁界センサ101を磁場中に置くと、ループ型磁界センサにおける周知の原理であるファラデーの法則によって、ループ117を通過する磁界Hに応じた出力電圧vが得られる。出力電圧vを(1)式に示す。

【数1】

$$v = -\mu S \frac{dH}{dt} \quad (1)$$

μ は透磁率、Sはループ117の面積である。

【0025】磁界センサ101の図1中左端にその出力電圧が導かれ、第2層103の直線状導体パターン110と第1層102及び第3層104の直線状導体パターン108の間に接続された負荷の両端に発生した電圧を検出磁界出力として取り出すことができる。

【0026】具体的な負荷として、スペクトラムアナライザやオシロスコープ等の測定器を接続することによって出力が測定できる。

【0027】また、第2層103のコの字状導体パターン109及び直線状導体パターン110が形成されている部分は、その両側の第1層102と第3層104のGND導体パターン（J字状導体パターン106と直線状導体パターン108からなる導体パターン）とともに3層構造のストリップ線路を形成している。そのため、特性インピーダンスを設計することが可能であり、出力を取り出すために用いられる同軸ケーブルや測定器などの測定系の特性インピーダンス（例えば50Ω）と一致させることにより整合を達成し、反射などの損失を抑えて効率よく測定器に検出磁界出力を伝達することができる。

【0028】また、ストリップ線路を利用して電界シールド効果が高く、電界による誘起電圧を抑制することができる。

【0029】

【発明の効果】以上説明した本発明によれば、従来技術のようにセミリジット同軸ケーブルを加工するのではなく、エッティングやスパッタリングを用いた成膜技術によりシールディドループ磁界センサと等価な構成を達成しているため、小型で工作精度の高い磁界センサを提供することができる。したがって、磁界発生源が複数ある場合には、被測定磁界発生源に接近させることができ、他の磁界発生源の影響を抑制して、高い空間分解能で被測定磁界発生源の磁界のみを測定できる。

【0030】また本発明の磁界センサは、ストリップ線路を利用して電界シールド効果があり、電界による誘起電圧を抑制する構造となっている。さらにストリップ線路の特性インピーダンスの設計が可能なために反射などの影響も抑制できるので低損失で、またGHz帯での使用も可能な広帯域の周波数特性が得られる。ま

た、小型化により自己インダクタンスも小さくなり、高周波帯での感度の低下を低減できる。

【0031】また、本発明の磁界センサは半導体基板上に作製することで集積化でき、半導体回路内の配線電流を監視したい場合には、半導体回路内の配線近傍にあらかじめ作りこみ、その出力を外部に導くことによって、半導体内部配線の電流を知ることができる。

【0032】また、本発明の磁界センサは、可逆性により微小な磁界発生器として用いることもできる。それにより、微小領域での電磁耐性（イミュニティ）試験のための磁界発生器として利用することができる。

【図面の簡単な説明】

【図1】本発明による磁界センサの一つの実施の形態を示す図であり、磁界センサーを各導体パターン層に分けて示した図である。

【図2】(a)、(b)、(c)はそれぞれ磁界センサを構成する第1層、第2層、第3層の導体パターンの上面図で、(d)は(a)～(c)の第1層から第3層を重ね合せた磁界センサの投影図である。

【図3】(a)～(e)はそれぞれ図2(d)における一～一の各点線で切った部分の断面図である。

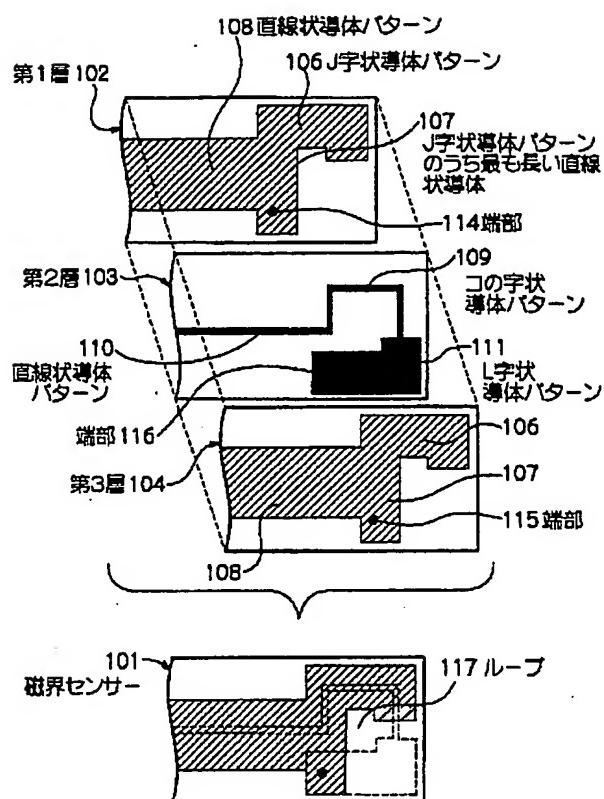
【図4】(a)～(d)はそれぞれ図2(d)における二～二の各点線で切った部分の断面図である。

【図5】従来の、セミリジット同軸ケーブルを加工したシールディドループ磁界センサを示した図である。

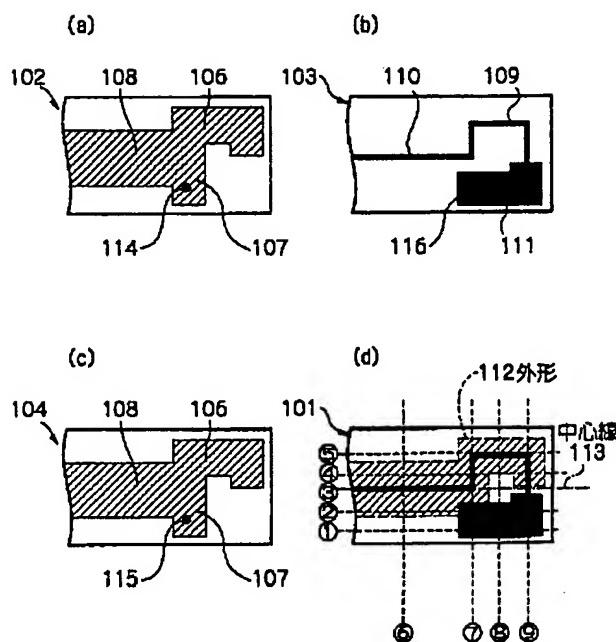
【符号の説明】

101	磁界センサ
102	第1層
103	第2層
30 104	第3層
106	J字状導体パターン
107	J字状導体パターンのうち最も長い直線状導体
108	直線状導体パターン
109	コの字状導体パターン
110	直線状導体パターン
111	L字状導体パターン
112	外形
113	中心線
40 114, 115, 116	端部
117	ループ
118	絶縁膜(SiO ₂)

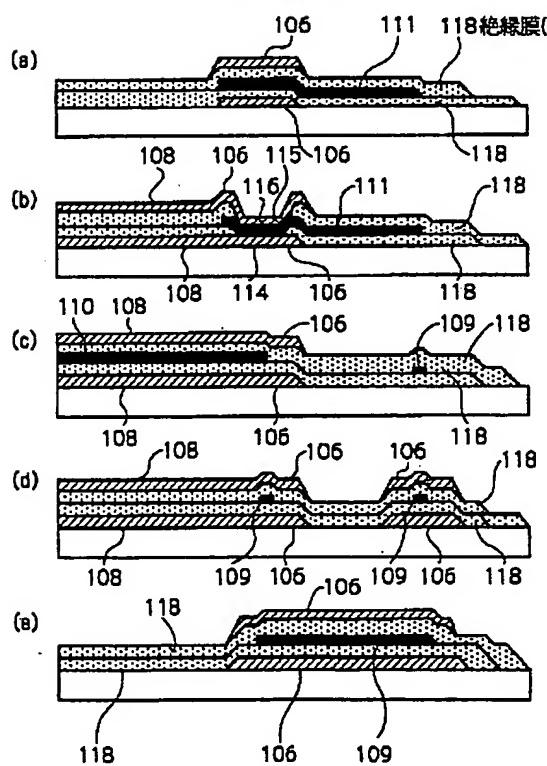
【図1】



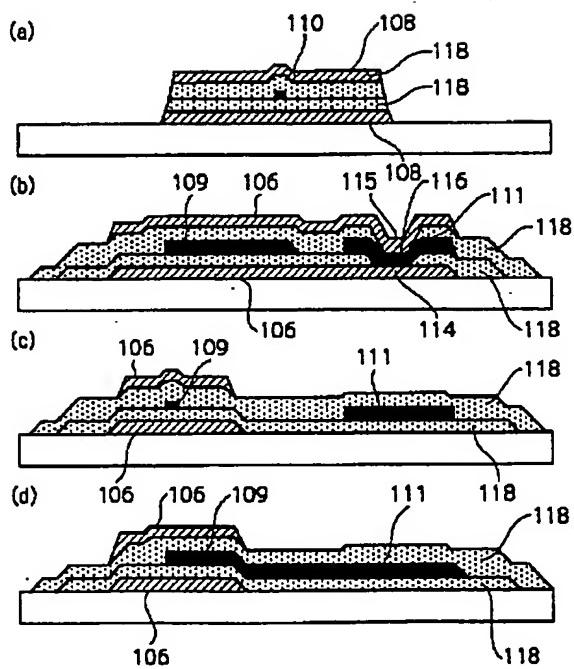
【図2】



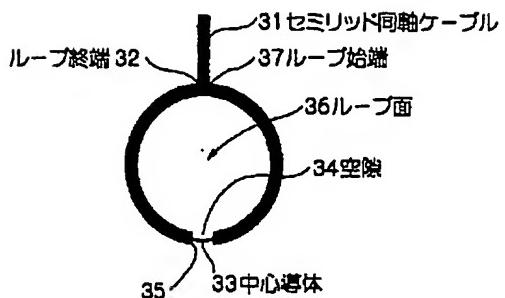
【図3】



【図4】



【図5】



フロントページの焼き

(72)発明者 荒井 賢一

宮城県仙台市泉区山の寺2-28-9

Fターム(参考) 2G017 AA01 AB07 AD03 AD04

2G053 AB01 BC07 CA18 DB01

BEST AVAILABLE COPY